Docket No. 243675US2

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Shohei MORIWAKI, et al. GAU:

SERIAL NO: New Application EXAMINER:

FILED: Herewith

FOR: COMMUNICATION MODULE AND TRANSCEIVER INTEGRATED CIRCUIT

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

☐ Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of **35 U.S.C. §120**.

☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of **35 U.S.C. §119(e)**: **Application No.** **Date Filed**

■ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of **35 U.S.C. §119**, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY	APPLICATION NUMBER	MONTH/DAY/YEAR
Japan	2003-067890	March 13, 2003

Certified copies of the corresponding Convention Application(s)

■ are submitted herewith

☐ will be submitted prior to payment of the Final Fee

☐ were filed in prior application Serial No. filed

☐ were submitted to the International Bureau in PCT Application Number
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and

☐ (B) Application Serial No.(s)

☐ are submitted herewith

☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Marvin J. Spivak
Registration No. 24,913

C. Irvin McClelland
Registration Number 21,124

Customer Number
22850
Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

日　本　国　特　許　庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application: ２００３年　３月１３日

出願番号
Application Number: 特願２００３－０６７８９０

[ST.10/C]: [ＪＰ２００３－０６７８９０]

出願人
Applicant(s): 三菱電機株式会社

２００３年　４月１１日

特許庁長官
Commissioner,
Japan Patent Office 太田信一郎

出証番号　出証特２００３－３０２５３４２

【書類名】　特許願

【整理番号】　543293JP01

【提出日】　平成15年 3月13日

【あて先】　特許庁長官殿

【国際特許分類】　H04L 12/40

【発明者】

【住所又は居所】　東京都千代田区丸の内二丁目２番３号　三菱電機株式会社内

【氏名】　森脇　昇平

【発明者】

【住所又は居所】　東京都千代田区丸の内二丁目２番３号　三菱電機株式会社内

【氏名】　畔川　善郁

【発明者】

【住所又は居所】　東京都千代田区丸の内二丁目２番３号　三菱電機株式会社内

【氏名】　千葉　修

【特許出願人】

【識別番号】　000006013

【氏名又は名称】　三菱電機株式会社

【代理人】

【識別番号】　100089233

【弁理士】

【氏名又は名称】　吉田　茂明

【選任した代理人】

【識別番号】　100088672

【弁理士】

【氏名又は名称】　吉竹　英俊

【選任した代理人】

【識別番号】　100088845

【弁理士】

【氏名又は名称】　有田　貴弘

【手数料の表示】

【予納台帳番号】　012852

【納付金額】　21,000円

【提出物件の目録】

【物件名】　明細書　1

【物件名】　図面　1

【物件名】　要約書　1

【プルーフの要否】　要

【書類名】　明細書

【発明の名称】　通信モジュール及びトランシーバ集積回路

【特許請求の範囲】

【請求項１】　クロック周波数、バス権の調停及びプロトコル形式が相互に異なる第１及び第２の規格のそれぞれに則った第１のクロック及び第２のクロックが排他的に伝搬するクロック用バスと、

上位レイヤとの間で前記第１の規格に則った第１のデータが伝搬するトランシーバ集積回路と、

前記トランシーバ集積回路との間で前記第２の規格に則った第２のデータが伝搬する周辺集積回路と

を備える、通信モジュール。

【請求項２】　前記第１のデータ及び前記第２のデータの伝搬に共通して使用されるデータ用バスを更に備える、請求項１記載の通信モジュール。

【請求項３】　前記トランシーバ集積回路は、

前記第１の規格のインタフェースを実現する第１の機能ブロックと、

前記第２の規格のインタフェースを実現する第２の機能ブロックと、

前記クロック用バスに接続されるクロック用パッドと、

前記クロック用パッドと前記第１の機能ブロックとの間に接続されて前記第１のクロックが伝搬する第１のクロック線と、

前記クロック用パッドと前記第２の機能ブロックとの間に接続されて前記第２のクロックが伝搬する第２のクロック線と、

を有する、請求項１記載の通信モジュール。

【請求項４】　前記トランシーバ集積回路は、

前記第１の規格のインタフェースを実現する第１の機能ブロックと、

前記第２の規格のインタフェースを実現する第２の機能ブロックと、

前記クロック用バスに接続されるクロック用パッドと、

前記データ用バスに接続されるデータ用パッドと、

前記クロック用パッドと前記第１の機能ブロックとの間に接続されて前記第１のクロックが伝搬する第１のクロック線と、

前記クロック用パッドと前記第２の機能ブロックとの間に接続されて前記第２のクロックが伝搬する第２のクロック線と、

前記データ用パッドと前記第１の機能ブロックとの間に接続されて前記第１のデータが伝搬する第１のデータ線と、

前記データ用パッドと前記第２の機能ブロックとの間に接続されて前記第２のデータが伝搬する第２のデータ線と、

を有する、請求項２記載の通信モジュール。

【請求項５】　前記トランシーバ集積回路は、

前記第１の規格のインタフェースを実現する第１の機能ブロックと、

前記第２の規格のインタフェースを実現する第２の機能ブロックと、

前記クロック用バスに接続されるクロック用リードフレームと、

第１及び第２のクロック用パッドと、

前記第１のクロック用パッドと前記第１の機能ブロックとの間に接続されて前記第１のクロックが伝搬する第１のクロック線と、

前記第２のクロック用パッドと前記第２の機能ブロックとの間に接続されて前記第２のクロックが伝搬する第２のクロック線と、

前記クロック用リードフレームと前記第１のクロック用パッドとを接続する第１のワイヤと、

前記クロック用リードフレームと前記第２のクロック用パッドとを接続する第２のワイヤと

を有する、請求項１記載の通信モジュール。

【請求項６】　前記トランシーバ集積回路は、

前記第１の規格のインタフェースを実現する第１の機能ブロックと、

前記第２の規格のインタフェースを実現する第２の機能ブロックと、

前記クロック用バスに接続されるクロック用リードフレームと、

前記データ用バスに接続されるデータ用リードフレームと、

第１及び第２のクロック用パッドと、

第１及び第２のデータ用パッドと、

前記第１のクロック用パッドと前記第１の機能ブロックとの間に接続されて前

記第１のクロックが伝搬する第１のクロック線と、

前記第２のクロック用パッドと前記第２の機能ブロックとの間に接続されて前記第２のクロックが伝搬する第２のクロック線と、

前記第１のデータ用パッドと前記第１の機能ブロックとの間に接続されて前記第１のデータが伝搬する第１のデータ線と、

前記第２のデータ用パッドと前記第２の機能ブロックとの間に接続されて前記第２のデータが伝搬する第２のデータ線と、

前記クロック用リードフレームと前記第１のクロック用パッドとを接続する第１のワイヤと、

前記クロック用リードフレームと前記第２のクロック用パッドとを接続する第２のワイヤと、

前記データ用リードフレームと前記第１のデータ用パッドとを接続する第３のワイヤと、

前記データ用リードフレームと前記第２のデータ用パッドとを接続する第４のワイヤと

を有する、請求項２記載の通信モジュール。

【請求項７】　前記クロック用リードフレームは、二つに分岐した先端を備え、

前記第１のワイヤは前記クロック用リードフレームの一方の前記先端と前記第１のクロック用パッドとを接続し、

前記第２のワイヤは前記クロック用リードフレームの他方の前記先端と前記第２のクロック用パッドとを接続する、請求項５記載の通信モジュール。

【請求項８】　前記クロック用リードフレームは、二つに分岐した先端を備え、

前記データ用リードフレームは、二つに分岐した先端を備え、

前記第１のワイヤは、前記クロック用リードフレームの一方の前記先端と前記第１のクロック用パッドとを接続し、

前記第２のワイヤは、前記クロック用リードフレームの他方の前記先端と前記第２のクロック用パッドとを接続し、

前記第３のワイヤは、前記データ用リードフレームの一方の前記先端と前記第１のデータ用パッドとを接続し、

前記第４のワイヤは、前記データ用リードフレームの他方の前記先端と前記第２のデータ用パッドとを接続する、請求項６記載の通信モジュール。

【請求項９】　クロック周波数、バス権の調停及びプロトコル形式が相互に異なる第１及び第２の規格のそれぞれに則ったインタフェースを実現する第１及び第２の機能ブロックと、

クロック用パッドと、

前記クロック用パッドと前記第１の機能ブロックとの間に接続されて前記第１の規格に則った第１のクロックが伝搬する第１のクロック線と、

前記クロック用パッドと前記第２の機能ブロックとの間に接続されて前記第２の規格に則った第２のクロックが伝搬する第２のクロック線と

を備える、トランシーバ集積回路。

【請求項１０】　データ用パッドと、

前記データ用パッドと前記第１の機能ブロックとの間に接続されて前記第１の規格に則った第１のデータが伝搬する第１のデータ線と、

前記データ用パッドと前記第２の機能ブロックとの間に接続されて前記第２の規格に則った第２のデータが伝搬する第２のデータ線と、

を更に備える、請求項９記載のトランシーバ集積回路。

【請求項１１】　クロック周波数、バス権の調停及びプロトコル形式が相互に異なる第１及び第２の規格のそれぞれに則ったインタフェースを実現する第１及び第２の機能ブロックと、

クロック用リードフレームと、

第１及び第２のクロック用パッドと、

前記第１のクロック用パッドと前記第１の機能ブロックとの間に接続されて前記第１の規格に則った第１のクロックが伝搬する第１のクロック線と、

前記第２のクロック用パッドと前記第２の機能ブロックとの間に接続されて前記第２の規格に則った第２のクロックが伝搬する第２のクロック線と、

前記クロック用リードフレームと前記第１のクロック用パッドとを接続する第

１のワイヤと、

前記クロック用リードフレームと前記第２のクロック用パッドとを接続する第２のワイヤと

を備えるトランシーバ集積回路。

【請求項１２】　データ用リードフレームと、

第１及び第２のデータ用パッドと、

前記第１のデータ用パッドと前記第１の機能ブロックとの間に接続されて前記第１の規格に則った第１のデータが伝搬する第１のデータ線と、

前記第２のデータ用パッドと前記第２の機能ブロックとの間に接続されて前記第２の規格に則った第２のデータが伝搬する第２のデータ線と、

前記データ用リードフレームと前記第１のデータ用パッドとを接続する第３のワイヤと、

前記データ用リードフレームと前記第２のデータ用パッドとを接続する第４のワイヤと

を更に備える請求項１１記載のトランシーバ集積回路。

【請求項１３】　前記クロック用リードフレームは、二つに分岐した先端を備え、

前記第１のワイヤは前記クロック用リードフレームの一方の前記先端と前記第１のクロック用パッドとを接続し、

前記第２のワイヤは前記クロック用リードフレームの他方の前記先端と前記第２のクロック用パッドとを接続する、請求項１１記載のトランシーバ集積回路。

【請求項１４】　前記クロック用リードフレームは、二つに分岐した先端を備え、

前記データ用リードフレームは、二つに分岐した先端を備え、

前記第１のワイヤは、前記クロック用リードフレームの一方の前記先端と前記第１のクロック用パッドとを接続し、

前記第２のワイヤは、前記クロック用リードフレームの他方の前記先端と前記第２のクロック用パッドとを接続し、

前記第３のワイヤは、前記データ用リードフレームの一方の前記先端と前記第

１のデータ用パッドとを接続し、

前記第４のワイヤは、前記データ用リードフレームの他方の前記先端と前記第２のデータ用パッドとを接続する、請求項１２記載のトランシーバ集積回路。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

この発明はバスを介して相互に接続される通信モジュールにおいて備えられるトランシーバに関する。例えばIEEE802.3aeの規格に対応したトランシーバに採用することができる。

【０００２】

【従来の技術】

バスを介して相互に接続される通信モジュールにおいては、送受信装置と、所定のレジスタを有するトランシーバＩＣと、当該レジスタにアクセスする周辺ＩＣとが備えられている。

【０００３】

周辺ＩＣは送受信装置を制御すべく、送受信装置と接続されている。トランシーバＩＣは例えばIEEE802.3aeの規格に対応して構成される。その場合トランシーバＩＣのレジスタは、非特許文献１に示されるI^2C（Inter IC）の規格に則った、ユーティリティ・バスとしてのバス（以下「I^2Cバス」と称す）を介して周辺ＩＣと接続される。またトランシーバＩＣは、複数のトランシーバＩＣを制御するための、IEEE802.3aeで採用されるホストコントローラＩＣと接続される。但しトランシーバＩＣとホストコントローラＩＣとは、IEEE802.3aeで採用されるＭＤＩＯ（Management Data Input/Output）インタフェースの規格に則った、システム・ユーティリティ・バスとしてのバス（以下「ＭＤＩＯバス」と称す）を介して、接続される。

【０００４】

なお、内部ステータス信号を、共通ステータス信号バスを介して、イーサネット（登録商標）集積回路など外部の多重ポートイーサネット（登録商標）トランシーバ装置に利用させる技術が、特許文献１に開示されている。

【０００５】

また、共有バスに接続されたデバイスが異なるバスプロトコルを有していても、高速かつランダムにアクセスが可能になる技術が、特許文献２に開示されている。

【０００６】

【非特許文献１】

"THE I2C-BUS SPECIFICATION VERSION 2.1"、[online]、JANUARY 2000、Philips Semiconductor、[平成１５年１月２１日検索]、インターネット＜http://www-us.semiconductors.philips.com/acrobat/various/I2C_BUS_SPECIFICATION_3.pdf＞

【特許文献１】

特開２００１－２５１３２８号公報

【特許文献２】

特開平１１－８５６７３号公報

【０００７】

【発明が解決しようとする課題】

従来の通信モジュールの内部では、異なった通信方式が採用されるＩ^{2}ＣバスとＭＤＩＯバスとにそれぞれ専用の端子や配線が割り当てられており、個々の通信機能が別々に実現されていた。従って、通信モジュール内での配線面積が大きいという問題があった。

【０００８】

本発明はかかる問題点に鑑みてなされたもので、配線面積を削減することを目的としている。あるいは更に、トランシーバＩＣに設けるべき端子の削減をも目的としている。

【０００９】

【課題を解決するための手段】

この発明にかかる通信モジュールは、クロック周波数、バス権の調停及びプロトコル形式が相互に異なる第１及び第２の規格のそれぞれに則った第１のクロック及び第２のクロックが排他的に伝搬するクロック用バスと、上位レイヤとの間

で前記第１の規格に則った第１のデータが伝搬するトランシーバ集積回路と、前記トランシーバ集積回路との間で前記第２の規格に則った第２のデータが伝搬する周辺集積回路とを備える。

【００１０】

この発明にかかる第１のトランシーバ集積回路は、クロック周波数、バス権の調停及びプロトコル形式が相互に異なる第１及び第２の規格のそれぞれに則ったインタフェースを実現する第１及び第２の機能ブロックと、クロック用パッドと、前記クロック用パッドと前記第１の機能ブロックとの間に接続されて前記第１の規格に則った第１のクロックが伝搬する第１のクロック線と、前記クロック用パッドと前記第２の機能ブロックとの間に接続されて前記第２の規格に則った第２のクロックが伝搬する第２のクロック線とを備える。

【００１１】

この発明にかかる第２のトランシーバ集積回路は、クロック周波数、バス権の調停及びプロトコル形式が相互に異なる第１及び第２の規格のそれぞれに則ったインタフェースを実現する第１及び第２の機能ブロックと、クロック用リードフレームと、第１及び第２のクロック用パッドと、前記第１のクロック用パッドと前記第１の機能ブロックとの間に接続されて前記第１の規格に則った第１のクロックが伝搬する第１のクロック線と、前記第２のクロック用パッドと前記第２の機能ブロックとの間に接続されて前記第２の規格に則った第２のクロックが伝搬する第２のクロック線と、前記クロック用リードフレームと前記第１のクロック用パッドとを接続する第１のワイヤと、前記クロック用リードフレームと前記第２のクロック用パッドとを接続する第２のワイヤとを備える。

【００１２】

【発明の実施の形態】

実施の形態１．

図１は本発明の実施の形態１を示すブロック図である。光通信モジュール５はトランシーバＩＣ１、周辺ＩＣ２、送受信装置６を備えており、例えばイーサネット（登録商標）用のトランシーバモジュールとして機能する。

【００１３】

トランシーバＩＣ１はレジスタ４を有している。レジスタ４と周辺ＩＣ２とはバス３を介して接続されている。また光通信モジュール５の外部に設けられるホストコントローラＩＣ４０とレジスタ４とがバス３を介して接続されている。

【００１４】

送受信装置６は光ケーブル３２を介して外部と送受信可能である。周辺ＩＣ２が送受信装置６の動作を制御するために、双方で情報が授受される。

【００１５】

バス３はデータ用バス３ａとクロック用バス３ｂとを含んでいる。ホストコントローラＩＣ４０とトランシーバＩＣ１との間で為されるＭＤＩＯインタフェースの規格に則ったデータＭＤＩＯの伝搬と、トランシーバＩＣ１と周辺ＩＣ２との間で為されるＩ^{2}Ｃの規格に則ったデータＳＤＡの伝搬とのいずれについても、データ用バス３ａが共通して用いられる。またホストコントローラＩＣ４０とトランシーバＩＣ１との間で為されるＭＤＩＯインタフェースの規格に則ったクロックＭＤＣの伝搬と、トランシーバＩＣ１と周辺ＩＣ２との間で為されるＩ^{2}Ｃの規格に則ったクロックＳＣＬの伝搬とのいずれもが、クロック用バス３ｂ上で行われる。

【００１６】

ＭＤＩＯインタフェースの規格におけるバスの使用と、Ｉ^{2}Ｃの規格におけるバスの使用とでは、クロックの周波数、バス権の調停、プロトコル形式が異なる。またいずれの規格も、クロック用の信号線の状態を確認し、当該信号線が使用されていない場合においてのみ自らクロックを出力してバス権を獲得する。

【００１７】

例えばIEEE802.3aeの45.3.2章に規定される様に、ＭＤＩＯインタフェースの規格では、Preambleと呼ばれる32サイクルの準備クロックをクロック用の信号線に送信することにより、同じクロック用の信号線に接続されている他の回路に対して、自身がデータを送信することを予告する。Ｉ^{2}Ｃの規格ではバス権の調停において、上述のPreambleとは根本的に異なった固有の方式を採用する。

【００１８】

従って、クロック用バス３ｂ上で、トランシーバＩＣ１と周辺ＩＣ２との間で

クロックＳＣＬが伝搬している場合、ＭＤＩＯインタフェースの規格に則った通信はできない。つまり、クロック用バス３ｂ上でクロックＳＣＬが伝搬している場合には、これに対してクロックＭＤＣが妨害することはない。従って、バス権はI^2Cの規格に則った通信に対して与えられ、データＭＤＩＯがデータ用バス３ａ上で伝搬することはない。

【００１９】

また、クロックＭＤＣが伝搬している場合、そのクロック周波数がクロックＳＣＬとは著しく異なる。よってクロック用バス３ｂ上で、ホストコントローラＩＣ４０とトランシーバＩＣ１との間でクロックＭＤＣが伝搬している場合、I^2Cの規格（例えば非特許文献１の第８章参照）にいうSTART signal generation/Slave address transfer/Data transfer/STOP signal generationのシーケンスが得られず、I^2Cの規格に則った通信はできない。つまり、クロック用バス３ｂ上でクロックＭＤＣが伝搬している場合には、これに対してクロックＳＣＬが妨害することはない。従って、バス権はＭＤＩＯインタフェースの規格に則った通信に対して与えられ、データＳＤＡがデータ用バス３ａ上で伝搬することはない。以上のように、クロック用バス３ｂ上にクロックＳＣＬ，ＭＤＣのいずれもが伝搬しうるものの、両者は排他的にクロック用バス３ｂ上を伝搬する。またデータＳＤＡ，ＭＤＩＯの伝搬にデータ用バス３ａが共通に使用されても、両者が相互に妨害することはない。

【００２０】

なお、クロックＭＤＣ及びクロックＳＣＬのいずれもが伝搬していない場合には、ＭＤＩＯインタフェースの規格に則っても、I^2Cの規格に則っても、クロック用バス３ｂは論理“H”に相当する電位が付与されている。

【００２１】

以上のことから、バス３においてＭＤＩＯインタフェースの規格に則ったデータＭＤＩＯ及びクロックＭＤＣの伝搬と、I^2Cの規格に則ったデータＳＤＡとクロックＳＣＬの伝搬とが、相互に妨害することはない。このように本実施の形態によれば、ＭＤＩＯインタフェースの規格と、I^2Cの規格との両方に則ったデータ及びクロックが、一対のデータ用バス３ａ及びクロック用バス３ｂにおい

て伝搬するので、I^2CバスとＭＤＩＯバスとにそれぞれ専用の端子や配線を設ける必要がなく、光通信モジュール５内での配線面積を小さくすることができる。

【００２２】

但しクロックＭＤＣ，ＳＣＬが相互に異なった電位で二値論理を実現する場合、いずれか電位の低い方にトランシーバＩＣ１、周辺ＩＣ２の入出力段のトランジスタの入出力レベルを整合させると共に、いずれか電位の高い方にトランシーバＩＣ１、周辺ＩＣ２の入出力段のポート耐圧を整合させることが望ましい。これはデータＭＤＩＯ，ＳＤＡが相互に異なった電位で二値論理を実現する場合にも同様である。

【００２３】

実施の形態２．

図２は本発明の実施の形態２を示すブロック図であり、実施の形態１に示されたトランシーバＩＣ１として採用可能な構成を示している。

【００２４】

トランシーバＩＣ１は上述のレジスタ４の他、データ用バス８、アドレスバス９、ＭＤＩＯインタフェースを実現するＭＤＩＯ機能ブロック７、I^2Cの規格のインタフェースを実現するＩ２Ｃ機能ブロック１２、データ線１０，１３、クロック線１１，１４、データ用バッド１５、クロック用パッド１６を備えている。

【００２５】

データ用バス８、アドレスバス９はレジスタ４及びＭＤＩＯ機能ブロック７、Ｉ２Ｃ機能ブロック１２の相互を接続し、レジスタ４において格納されるデータ及びそのアドレスがそれぞれ伝搬する。

【００２６】

データ線１０、クロック線１１はいずれもＭＤＩＯ機能ブロック７に接続され、それぞれにはデータＭＤＩＯ及びクロックＭＤＣが伝搬する。データ線１３、クロック線１４はいずれもＩ２Ｃ機能ブロック１２に接続され、それぞれにはデータＳＤＡ及びクロックＳＣＬが伝搬する。データ線１０，１３は共通してデー

タ用パッド１５に接続され、クロック線１１，１４は共通してクロック用パッド１６に接続される。

【００２７】

データ用パッド１５、クロック用パッド１６はそれぞれデータ用バス３ａ、クロック用バス３ｂに接続される。

【００２８】

このようにトランシーバＩＣ１の内部でデータ線１０，１３とデータ用パッド１５とが相互に接続され、トランシーバＩＣ１の内部でクロック線１１，１４とクロック用パッド１６とが相互に接続される。これにより、I^2Cの規格のインタフェースやＭＤＩＯインタフェースにそれぞれ専用の端子を設ける必要がなく、トランシーバＩＣ１の構成要素を削減し、以て光通信モジュール５内での配線面積を小さくすることができる。

【００２９】

なお、実施の形態２において示されたトランシーバＩＣ１は、チップの形態をとることができ、その場合にはデータ用パッド１５とクロック用パッド１６とには、ワイヤを介してリードフレームを接続することができる。

【００３０】

実施の形態３．

図３は本発明の実施の形態３を示すブロック図であり、実施の形態１に示されたトランシーバＩＣ１として採用可能な構成を示している。

【００３１】

トランシーバＩＣ１はチップ６と、チップ６と接続される端子、例えばリードフレーム２１，２２とを含んでパッケージングされている。トランシーバＩＣ１は、更に、リードフレーム２１と接続されるワイヤ２３，２４、リードフレーム２２と接続されるワイヤ２５，２６をも含んでパッケージングされている。

【００３２】

チップ６は、実施の形態２に示されたトランシーバＩＣ１と同様に、レジスタ４、データ用バス８、アドレスバス９、ＭＤＩＯ機能ブロック７、Ｉ２Ｃ機能ブロック１２、データ線１０，１３、クロック線１１，１４を備えている。これら

が果たす機能は実施の形態２で示されたものと同一である。

【００３３】

但し、チップ６ではデータ用パッド１５（図２）ではなくデータ用パッド１７，１９が、クロック用パッド１６（図２）ではなくクロック用パッド１８，２０が、それぞれ設けられている。そしてデータ用パッド１７，１９にはそれぞれＭＤＩＯが伝達するデータ線１０及びデータＳＤＡが伝達するデータ線１３が接続され、クロック用パッド１８，２０にはそれぞれクロックＭＤＣおよびクロックＳＣＬが与えられる。

【００３４】

データ用パッド１７，１９にはそれぞれワイヤ２３，２４が接続され、クロック用パッド１８，２０にはそれぞれワイヤ２５，２６が接続される。つまり実施の形態３ではワイヤ２３，２４によってデータ線１０，１３が相互に接続され、ワイヤ２５，２６によってクロック線１１，１４が相互に接続される、と把握することができる。

【００３５】

上述のようにワイヤ２３，２４はリードフレーム２１と接続されるので、図１に示されたデータ用バス３ａをリードフレーム２１と接続することにより、I^2Cの規格のインタフェースやＭＤＩＯインタフェースにそれぞれ専用の配線をトランシーバＩＣ１の外部に設ける必要がなく、光通信モジュール５内での配線面積を小さくすることができる。同様にして、クロック用バス３ｂをリードフレーム２２と接続することにより、光通信モジュール５内での配線面積を小さくすることができる。

【００３６】

実施の形態４．

図４は本発明の実施の形態４を示すブロック図であり、実施の形態１に示されたトランシーバＩＣ１として採用可能な構成を示している。実施の形態４の構造においては、実施の形態３において示されたリードフレーム２１，２２がそれぞれリードフレーム２７，２８と置換されている。リードフレーム２７の先端は二つの分岐端を有しており、一方の分岐端にはワイヤ２３が、他方の分岐端にはワ

イヤ２４が、それぞれ接続されている。またリードフレーム２８の先端は二つの分岐端を有しており、一方の分岐端にはワイヤ２５が、他方の分岐端にはワイヤ２６が、それぞれ接続されている。

【００３７】

つまり実施の形態４ではリードフレーム２７が二つのワイヤ２３，２４を介してデータ線１０，１３を相互に接続し、リードフレーム２８が二つのワイヤ２５，２６を介してクロック線１１，１４を相互に接続する、と把握することができる。

【００３８】

よって実施の形態３と同様に、I^2Cの規格のインタフェースやＭＤＩＯインタフェースにそれぞれ専用の配線をトランシーバＩＣ１の外部に設ける必要がなく、光通信モジュール５内での配線面積を小さくすることができる。

【００３９】

【発明の効果】

本発明にかかる通信モジュールでは第１のクロックの伝搬用と、第２のクロックの伝搬用とで、それぞれ専用の端子や配線を設ける必要がない。よって本発明にかかる通信モジュール内での配線面積を小さくすることができる。

【００４０】

本発明にかかる第１のトランシーバ集積回路では第１のクロックの伝搬用と、第２のクロックの伝搬用とで、それぞれ専用の端子を設ける必要がない。よって本発明にかかるトランシーバ集積回路を備える通信モジュール内での配線面積を小さくすることができる。

【００４１】

本発明にかかる第２のトランシーバ集積回路では第１のクロックの伝搬用と、第２のクロックの伝搬用とで、それぞれ専用の配線を設ける必要がない。よって本発明にかかるトランシーバ集積回路を備える通信モジュール内での配線面積を小さくすることができる。

【図面の簡単な説明】

【図１】　本発明の実施の形態１を示すブロック図である。

【図２】　本発明の実施の形態２を示すブロック図である。

【図３】　本発明の実施の形態３を示すブロック図である。

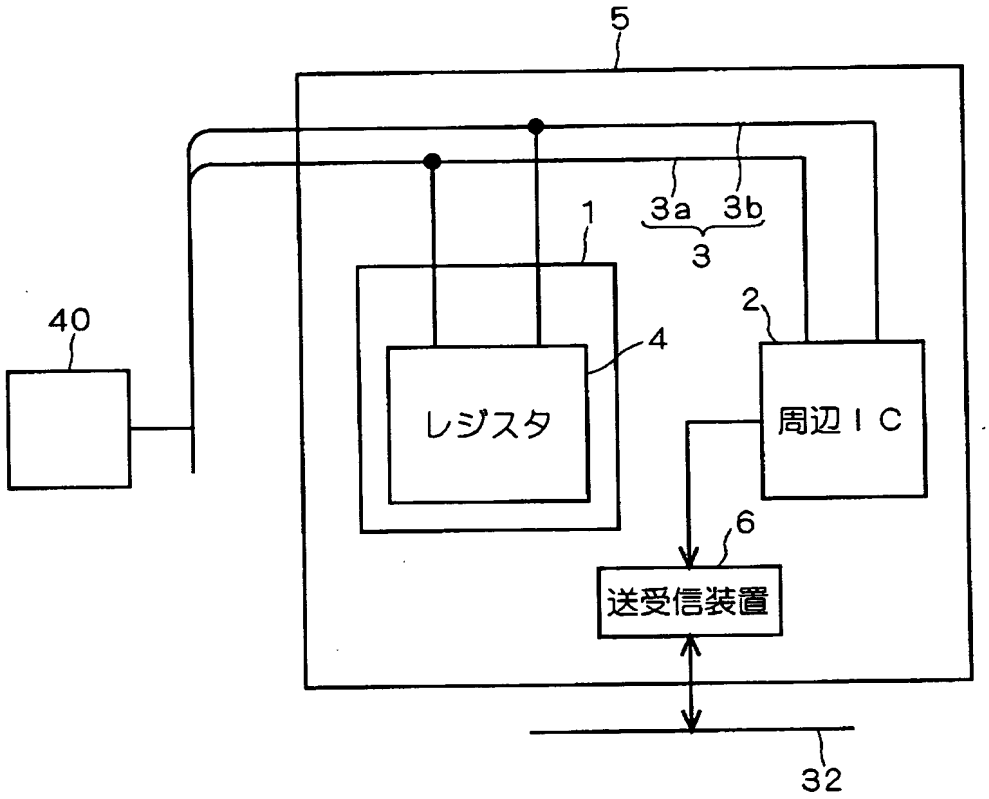
【図４】　本発明の実施の形態４を示すブロック図である。

【符号の説明】

１　トランシーバＩＣ、２　周辺ＩＣ、３　バス、３ａ　データ用バス、３ｂ　クロック用バス、１０，１３　データ線、１１，１４　クロック線、１５，１７，１９　データ用パッド、１６，１８，２０　クロック用パッド、２３～２６　ワイヤ、２１，２２，２７，２８　リードフレーム、４０　ホストコントローラＩＣ。

【書類名】　　図面

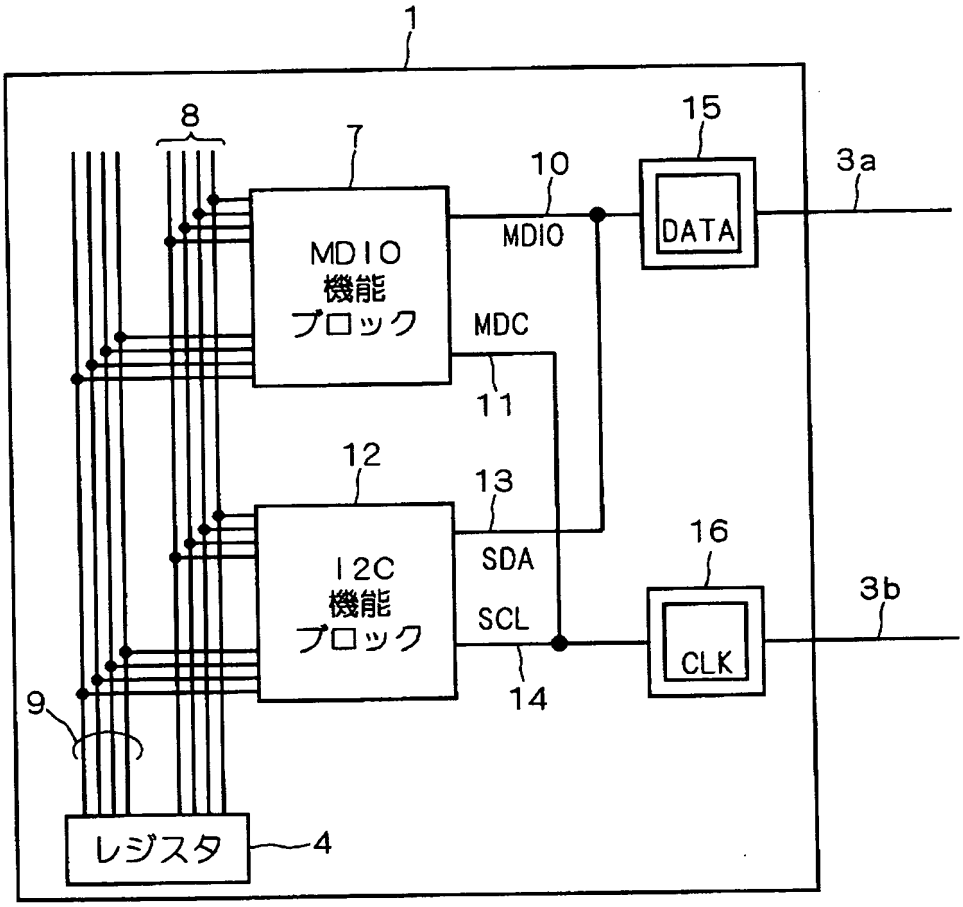
【図１】



１：トランシーバＩＣ
３：バス
３ａ：データ用バス
３ｂ：クロック用バス
４０：ホストコントローラＩＣ

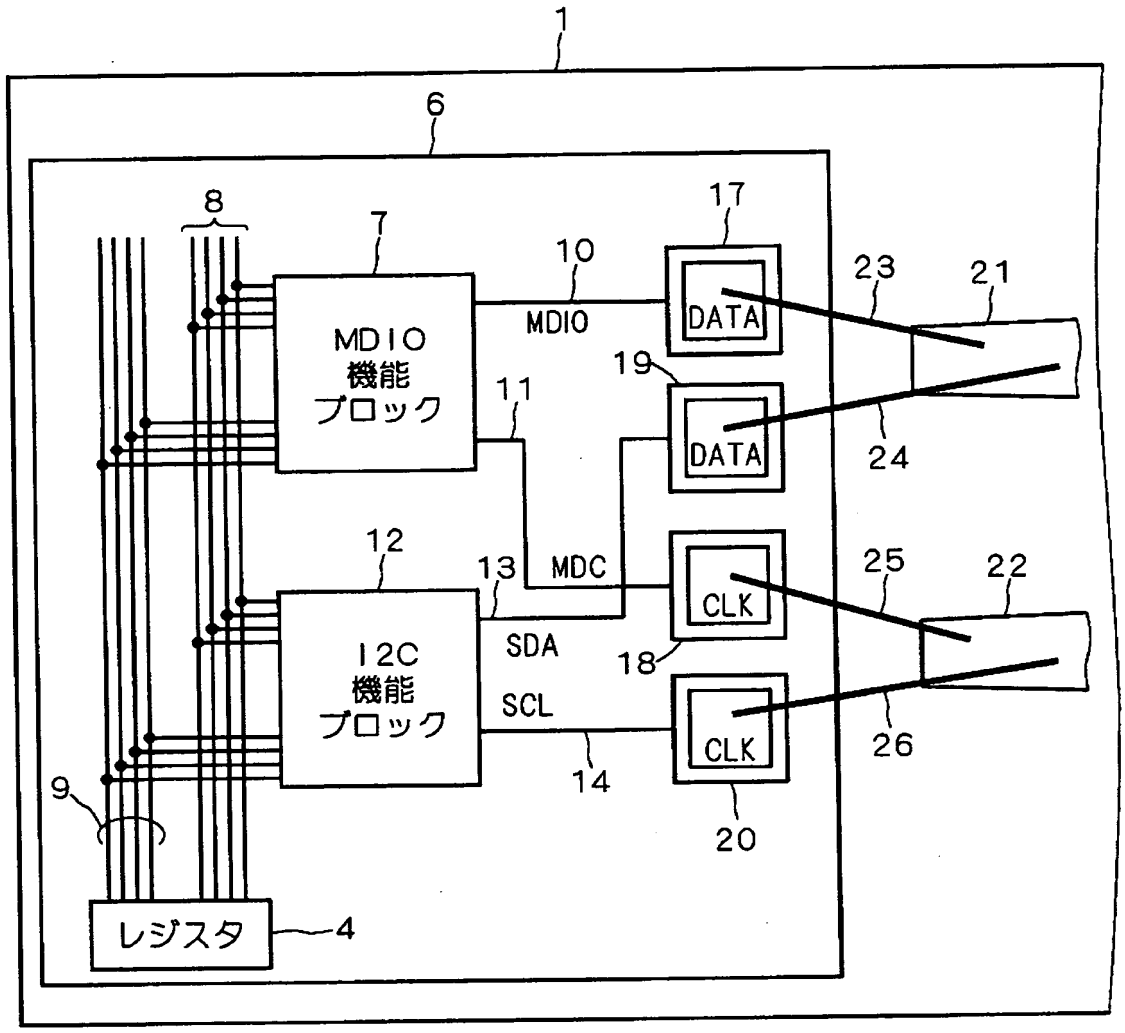
出証特２００３－３０２５３４２

【図２】



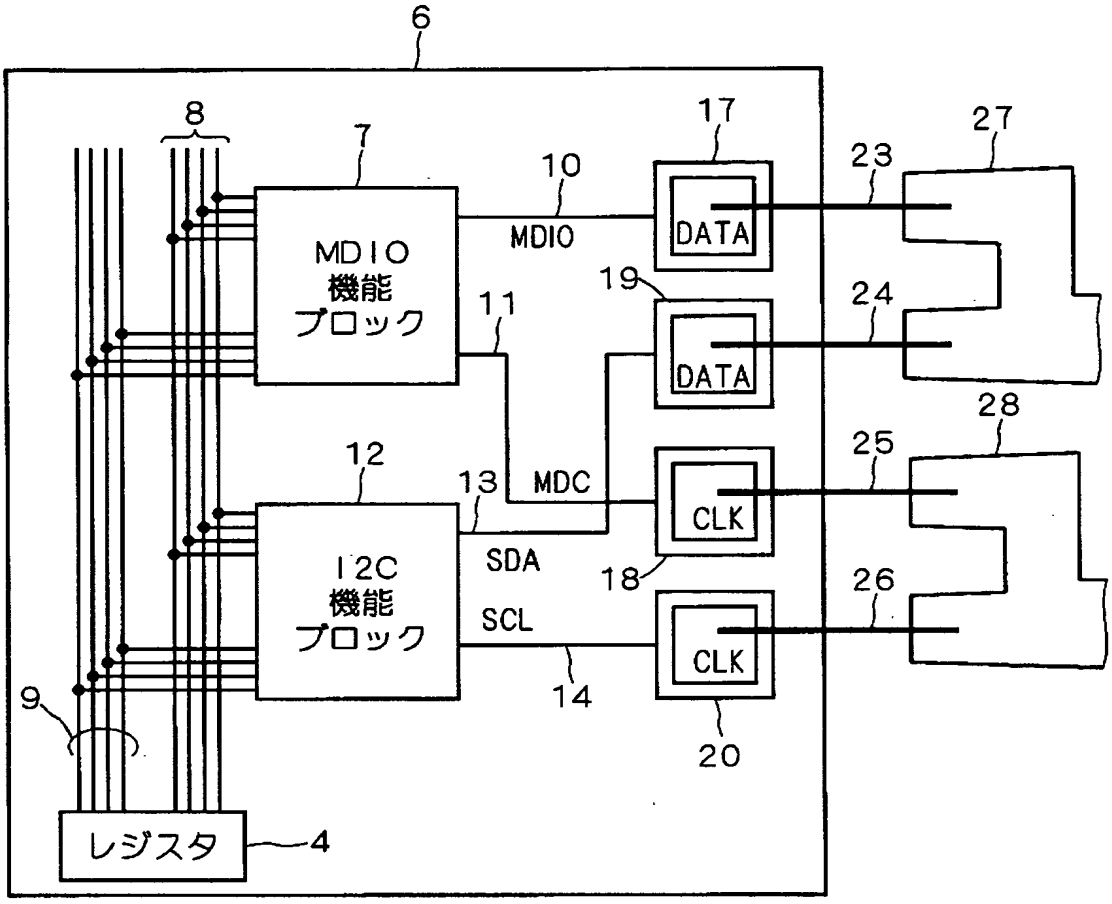
１０，１３：データ線
１１，１４：クロック線
１５：データ用パッド
１６：クロック用パッド

【図３】



１７，１９：データ用パッド
１８，２０：クロック用パッド
２１，２２：リードフレーム
２３～２６：ワイヤ

【図４】



２３～２６：ワイヤ
２７，２８：リードフレーム

【書類名】　　要約書

【要約】

【課題】　通信モジュール内での配線面積を低減し、トランシーバＩＣに設けるべき端子を削減する。

【解決手段】　バス３はデータ用バス３ａとクロック用バス３ｂとを含んでいる。ホストコントローラＩＣ４０とトランシーバＩＣ１との間で為されるＭＤＩＯインタフェースの規格に則ったデータＭＤＩＯの伝搬と、トランシーバＩＣ１と周辺ＩＣ２との間で為されるＩ^{2}Ｃの規格に則ったデータＳＤＡの伝搬とのいずれもが、データ用バス３ａ上で行われる。またホストコントローラＩＣ４０とトランシーバＩＣ１との間で為されるＭＤＩＯインタフェースの規格に則ったクロックＭＤＣの伝搬と、トランシーバＩＣ１と周辺ＩＣ２との間で為されるＩ^{2}Ｃの規格に則ったクロックＳＣＬの伝搬とのいずれもが、クロック用バス３ｂ上で行われる。

【選択図】　　図１

出　願　人　履　歴　情　報

識別番号　　〔０００００６０１３〕

１．変更年月日　　１９９０年　８月２４日
［変更理由］　新規登録
住　所　東京都千代田区丸の内２丁目２番３号
氏　名　三菱電機株式会社